

(11)特許出願公開番号

特開平5-169723

(43)公開日 平成5年(1993)7月9日

技術表示箇所

2/455

L

審査請求 未請求 請求項の数 1 (全 16 頁)

特願平3-344333

平成3年(1991)12月26日

大阪府門真市大字門真1006番地

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人 弁理士 小鍛治 明 (外2名)

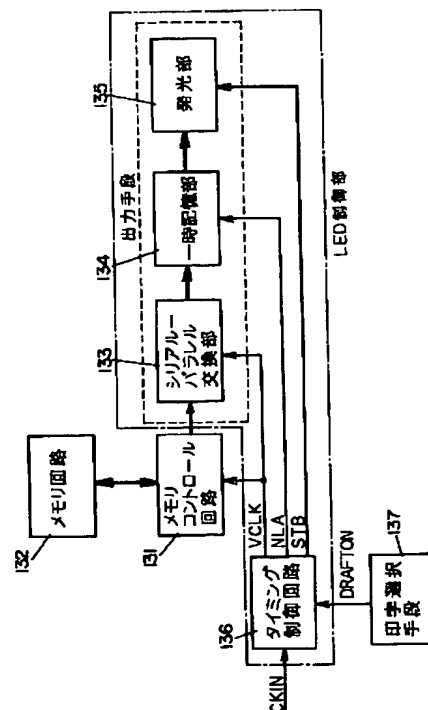
[最終頁に続く](#)

(54)【発明の名称】 画像形成装置

(57) 【要約】

【構成】 メモリ回路１３２に保持してある画像データをメモリコントロール回路１３１を介して出力手段に取り込み、取り込んだデータをタイミング制御回路１３５の発生するタイミングに従って発光素子を同一の画像情報で複数回発光させ１ラインを形成する時とその繰り返しより少ない回数で１ラインを形成する時を印字選択手段１３７で区別して印字を行う。

【効果】 文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時、光エネルギーを低減することでトナーの消費量を低減することができる。



1

【特許請求の範囲】

【請求項1】感光体と、この感光体を移動させる移動手段と、前記感光体表面の移動方向に対し垂直に並べられた複数の発光素子と、前記発光素子を画像情報に応じて発光させる駆動手段と、前記駆動手段による前記発光素子の発光を同一の画像情報で複数回繰り返すことにより1ラインを形成する第1の制御と、この1ラインを形成するために必要な繰り返し回数より少ない回数前記発光素子を発光させ1ラインを形成する第2の制御とを行う制御手段と、前記制御手段の制御の切り換えを行う印字選択手段とを備えたことを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、行方向及び、列方向の直交マトリクスを構成する画像データを印字するページプリンタ等の画像形成装置に関するもので、特に画像形成装置の露光手段の光源に発光ダイオード（以下、LEDと略称する）素子を1ラインのドット数だけ1列に並べて固定したLEDアレイヘッドを使用したページプリンタに関するものである。

【0002】

【従来の技術】近年、コンピュータ等の出力機としてページプリンタが使用されるようになってきた。このページプリンタには電気信号を光信号に変換して感光体を露光する書き込みデバイスが必要であるが、これまでは解像度、記録スピードに優れるレーザビーム走査方式が多く用いられてきた。しかしながら、このレーザビーム走査方式ではその構成上装置が大型となる欠点を有していたため、小型化に有利なLEDアレイヘッドを使用したページプリンタが利用されるようになってきた。

【0003】以下、画像形成装置についてLEDプリンタを例にして説明する。図5は画像形成装置の機構部の概略構成図、図6は画像形成装置の機構部の要部斜視図、図7は画像形成装置のLEDアレイの動作説明図である。図5、図6において、1はモータ（図示せず）により矢印A方向に駆動される感光性ドラムで、この感光性ドラム1は、有機光導電性材料の層でコーティングされた、金属シリンダで構成されており、印字中は回転し続け、1ページ印字する毎に数回回転する。感光性ドラム1は印字を行なう部分に画像を形成する前にクリーニング部2で、物理的、電気的に清浄化されることにより、感光性ドラム1のドラム表面3に静電潜像を保持するための前処理が施される。まず、物理的清浄化は、ゴム製のクリーニングブレード4により、前のサイクルでドラムに残存したトナーを感光性ドラム1からこすり落とすことにより行なわれ、このこすり落とされたトナーは塵トナー入れ（図示せず）へ回収される。静電的清浄化は、除電用ランプ5で感光性ドラム1の有機光導電性材料の層に光を照射し、感光性ドラム1に前のサイクルで残留した電荷を中性化することにより行なわれる。次

2

に、清浄化されたドラム表面3は、感光性ドラム1が回転して、コロナ発生器6によって生じるイオン化領域を感光性ドラム1の有機光導電性材料の層が通過することにより、負の電荷が、コロナ発生器6からドラム表面3に移動し、ドラム表面3は600ボルトの負の電荷によって均一に帯電される。この負の電荷によって均一に帯電されたドラム表面3は、LEDアレイヘッド8を構成する画像に応じた位置のLED素子を発光させ焦点をあわせたLED光7がドラム表面3へ照射されることにより、ドラム表面3の照射された領域の表面電位が放電し、静電潜像が形成される。

【0004】現像部11では、ドラム表面3に形成された静電潜像に、現像剤であるトナー粒子12を付着させる。このトナー粒子12は、鉄の粒子と結合した黒い合成樹脂からなる粉末状の物質で、トナー粒子12を構成する鉄の粒子が永久磁石を有する金属の回転シリンダ13によってトナー粒子12を構成する合成樹脂とともに吸引される。トナー粒子12を構成する合成樹脂は、負の直流電源（図示せず）に接続された回転シリンダ13にこすりつけられることによって、負の表面電荷を得る。このトナー粒子12が得た静電荷は、トナー粒子12が、LED光7により露光されたドラム表面3の領域には付着するが、露光されなかったドラム表面3の領域からは反発するような静電荷である。

【0005】転写部14では、ドラム表面3上に形成されたトナー像がプリント紙15に転写される。この転写されるとき、プリント紙15はドラム表面3の速度と同じ速度で搬送されドラム表面3に接触する。コロナアセンブリ16は、プリント紙15の感光性ドラム1とは反対側から正の電荷を与え、ドラム表面3から負に帯電したトナー粒子12を引き離しプリント紙15へ付着させる。静電荷除去器17は負の電荷を有するドラム表面3と正の電荷を有するプリント紙15との間の吸引力を弱めて、プリント紙15が感光性ドラム1に巻き付くのを防止している。トナー粒子12が付着したプリント紙15は転写部14から定着部18に移動し、感光性ドラム1は回転してクリーニング部2により、次の静電潜像を保持するための前処理が施される。

【0006】定着部18では、熱と圧力によってトナー粒子12が融解してプリント紙15に押し付けられ、プリント紙15へトナー像が定着される。この定着部18は、高輝度ランプ19によって内部加熱される非粘着性の加熱ローラ（融着ローラ）20と、加熱ローラ20に接して設けられこの加熱ローラ20により押圧するとわずかに縮み、加熱ローラ20との接触面積が広がる軟らかい部材で構成された加圧ローラ21とからなり、加熱ローラ20と加圧ローラ21との間を、プリント紙15がトナー粒子12の付着した面を加熱ローラ20側にして通過するよう構成されている。この加熱ローラ20と加圧ローラ21の間をプリント紙15が通過すると

3

き、プリント紙15に付着したトナー粒子12が融解して紙の繊維に押し込まれる。

【0007】ここで、静電潜像の形成について図6、図7によりさらに説明する。LEDアレイヘッド8は図7に示すようにデータとイネーブル信号の両方がアクティブになる事によってLED光7を発生し、データかイネーブル信号のどちらかがインアクティブになる事によって発生を止める。LEDアレイヘッド8によって発生したLED光7は、ロッドレンズアレイ9でドラム表面3に焦点が合わせられる。このLED光7がドラム表面3へ照射されるとともに、感光性ドラム1が矢印A方向に回転し、ドラム表面3がラスト像で覆われる。

【0008】このとき、感光性ドラム1を回転させる主モータ（図示せず）の速度は、LED光7がドラム表面3上に発光する度に300分の1インチずつドラム表面3が移動するよう同期がとられ、LEDアレイヘッド8には、このLEDアレイヘッド8より発生するLED光7が、ライン10に沿って300分の1インチ毎にドラム表面3を照射するようLED素子が配置されている。その結果1インチ四方当りのドット数（dpi）が300ドット×300ドットの解像度が得られる。以下、プリンタの解像度を300dpiとして説明を進める。

【0009】感光性ドラム1へのLED光7の照射後、ドラム表面3には不可視の静電潜像が形成される。

【0010】つまり、ドラム表面3のLED光7の照射により露光された部分は放電により約100ボルトの負電位になっており、LED光7が照射されず露光されなかった部分は600ボルトの負電位が存在している。

【0011】次に、LEDアレイヘッド8を制御する制御部について説明する。コントローラ部22は、中央演算処理装置（以下、CPUと略称する）や、文字のドットパターンすなわちビットマップ像が記憶されている読み出し専用メモリ（以下、ROMと略称する）や、追加される文字のビットマップ像のデータが記憶されているROMカートリッジや、パーソナルコンピュータ等の外部デバイスから入力されるコード化画像データ等を記憶する読み出し、書き込み可能なメモリ（以下、DRAMと略称する）や、プリンタエンジンを制御するエンジンコントローラからなり、外部デバイス等から送られてくる印字データを画像ビットマップイメージデータに変換し、さらにこの画像ビットマップイメージデータをLED制御部23を駆動する画像ドット信号に置き換えシリアルでLED制御部23へ出力する。LED制御部23ではコントローラ部22より送られてきた画像ドット信号によりLEDアレイ24を駆動してLED素子を発光させドラム表面3を露光する。

【0012】図8は、図6の画像形成装置のコントローラ部22のブロック図である。図8において、25は16ビットから成るCPUでコントローラ部22の動作を制御している。26はROMコントローラで、プログラ

4

ムROM27が記憶しているCPU25が実行すべきプログラムデータ、フォントROM28が記憶している文字フォントのビットマップパターンデータ、フォントカード29、およびフォントカード30が記憶しているオプションの文字フォントのビットマップデータを、CPU25からのアドレス情報に従いデータバス31を介して入力し、主データバス32に出力する。このフォントカード29、およびフォントカード30はコネクタイン式のROMカード形式になっている。33はコントロールパネル（図示せず）等を含む、画像プリント処理に関わるシステムを構成するプリンタエンジン部である。34はエンジンコントローラで、エンジンインターフェース35を介して、CPU25からのアドレス情報、およびデータに従ったプリンタエンジン部33の制御、プリンタエンジン部33からのデータ読み込みを行うとともに、外部デバイス36からのコード化画像データがパラレルインターフェース37を介して入力される。さらにエンジンコントローラ34は、プリンタエンジン部33のコントロールパネルからの、プリントステータス、ページカウント等の情報を記憶するために設けられているエレクトリック イレーサブル プログラマブル ROM（以下、EEPROMと略称する）38に対して、CPU25からのアドレス情報に従って、情報の読みだし書き込みを行う。39は外部デバイス36から入力されるコード化画像データ、文字フォントのビットマップデータ、およびその他のデータを記憶する随時読み出し書き込みが可能なDRAM、40はDRAM39に対して、データの読み出し書き込みに必要なDRAMアドレス情報、およびタイミング信号を、CPU25からのアドレス情報に従い発生し、DRAM39へデータアクセスを行うとともに、主データバス32の調停、およびDRAM39のデータリフレッシュを行うDRAMコントローラである。さらにDRAMコントローラ40は、DRAM39に記憶された画像データをパラレルシリアル変換し、クロック発生器41からのクロックをLED制御部23が分周したビデオデータ同期信号（VCLK）に同期して、LED制御部23へ画像ビットマップイメージデータとして出力する。また、DRAMコントローラ40は、外部デバイス36またはプリンタエンジン部33のコントロールパネルの情報に従って、画像を重ね合わせたりオフセットさせるために、画像データをシフトさせる機能を持つ。なお、DRAM39のメモリエリアは、拡張DRAM42、43により拡大することができる。

【0013】ここで、LED制御部23はビデオデータ同期信号（VCLK）に同期して図5に示すLEDアレイヘッド8にシリアルでデータを出力すると共にドラム表面3が300分の1インチ移動する間に1ライン分のドットを発光するようにタイミングを管理しながらイネーブル信号を出力する。このとき、1ライン中にあるn

5

個のLED素子を1度に全て発光させると、発光に要する電流が大きくなり装置の電源に要求される電流容量が大きくなるため、通常n個のLED素子を複数分割（少なくとも2分割）して発光させることで発光に要する電流を小さく抑える方式が多くとられている。ここでは分割数を4とし、1ラインのドット数を2560個として説明する。

【0014】図9にLED制御部23のブロック図を示す。図9においてメモリコントロール回路44は図8に示すところのDRAMコントローラ40と同様の働きを、またメモリ回路45は図7に示すところのDRAM39或は拡張DRAM42、拡張DRAM43と同様の働きをするものであるため詳細な説明を省略する。46はメモリコントロール回路44から送られてくるシリアルデータのデータを順次シフトしながら1ライン分保持しておくシリアル-パラレル変換部、47はシリアル-パラレル変換部46に保持されている1ライン分のデータをラッチして保持しておく一時記憶部、48はクロックをカウントしながらメモリコントロール回路44、シリアル-パラレル変換部46、一時記憶部47、及び発光のタイミ

ングを管理、発生、出力するタイミング制御回路、49は一時記憶部47に記憶されているデータによりタイミング制御回路48によってイネーブルされた部分のLED素子を発光させる発光部である。

【0015】図10にシリアル-パラレル変換部46、一時記憶部47、及び発光部49の回路図を示す。図10において50～52はVCLKに同期してシリアルで入力されるデータをパラレルの形に変換するシリアル-パラレル変換部46を構成するシフトレジスタ、53～55はシフトレジスタ50～52によりパラレル変換されたデータをNLA信号に同期して保持する一時記憶部47を構成する8bitラッチ、56～58は8bitラッチ53～55に保持されているデータとタイミング制御回路48から出力されるSTR1～4とに従って、それぞれの信号に対応するLED59～82を点灯させるドライバである。

【0016】図11にタイミング制御回路48の回路図を示す。図11において83はクロック発生器41から送られてくる基準クロック（CKIN）を分周して所望の周波数（ここではCKINの1/4の周波数）のクロック（VCLK）を発生する2bitカウンタ、84、85はラスタ基準信号を起点として1ライン分の時間（ドラム表面3が300分の1移動する時間）VCLKのカウントを行う8bitカウンタ及び4bitカウンタ。87～95は4入力AND、96はインバータ、97～105は3入力AND、106～115はフリップフロップ、116～123はイネーブル付きフリップフロップ、124～127は2入力AND、128～130は2入力ORである。以上のように構成されたタイミング制御回路48について以下その動作を説明する。

6

【0017】4入力AND87はVCLKをカウントする8bitカウンタ84と4bitカウンタ85との出力のうち下位4bitが“0001”を示した時に信号線A1を介して3入力AND97に1を出力する。また4入力AND89は8bitカウンタ84と4bitカウンタ85との出力のうち第5bit目から第8bit目までの4bitが“0000”を示した時に信号線B0を介して3入力AND97に1を出力する。同様に4入力AND91は8bitカウンタ84と4bitカウンタ85との出力のうち上位4bitが“0000”を示した時に信号線C0を介して3入力AND97に1を出力する。この3入力AND97は入力される信号が全て1のとき信号として1を出力する。3入力AND97から出力される信号はノイズを防止するためフリップフロップ106に入力され、インバータ96を介して送られてくるVCLKに同期して信号線HEX1に信号を出力する。以下、同様にして4入力AND87～95、3入力AND97～105及びフリップフロップ106～115によって信号線HEX640、HEX641、HEX1280、HEX1281、HEX1920、HEX1921、HEX2560に所望のカウント数が出力される。ここで信号線HEX1、HEX640、HEX641、HEX1280、HEX1281、HEX1920、HEX1921、HEX2560へ出力される信号は幅がVCLK1クロック分であるパルス信号なのでこれらの信号をイネーブル付きフリップフロップ116～123にクロックとしてそれぞれ入力することにより、例えば信号線HEX1を介して信号が送られてくるのと同時に0から1に変化する信号がイネーブル付きフリップフロップ116から出力される。以下、同様にしてイネーブル付きフリップフロップ117～123からもそれぞれのタイミングで0から1に変化する信号が出力される。これらのイネーブル付きフリップフロップ116とイネーブル付きフリップフロップ117の出力をそれぞれ2入力AND124に入力することで、この2入力AND124から信号線STR1へラスタ基準信号を起点として1クロック目から640クロック目までの期間信号が出力される。以下、同様に641クロック目から1280クロック目までの期間2入力AND125からは信号線STR2へ、1281クロック目から1920クロック目までの期間2入力AND126から信号線STR3へ、1921クロック目から2560クロック目までの期間2入力AND127からは信号線STR4へ信号が出力され、STR1の期間は1番目から640番目のLED素子を、STR2の期間は641から1280番目のLED素子を、STR3の期間は1281から1920番目のLED素子を、STR4の期間は1921から2560番目のLED素子をそれぞれ発光させる。2入力OR128～130はパワーオン時と信号線STRに信号が出た時に1つ前に出力された信号線S

TRに信号を出力しているイネーブル付きフリップフロップをリセットする信号を出力する。また、フリップフロップ115はシリアル-パラレル変換部46及び一時記憶部47の内部をリセットする期間後、信号線STR1~4をイネーブルとする信号を発生している。3入力AND105、フリップフロップ114は1ライン分のデータがシリアル-パラレル変換部46に入力され終えたタイミングでNLA信号を出力しデータを一時記憶部47にラッチさせる。

【0018】以上の動作を示したタイムチャートおよび1ライン分の画像を図12に示す。図12においてTの示す時間が1ライン分の画像を形成する時間（ドラム表面3が300分の1インチ移動する時間）であり、Lの示す時間がLEDアレイヘッド8を構成する2560個あるLED素子を4分割した1ブロック分の640個のLED素子が発光する時間で $L = T / 4$ である。

【0019】

【発明が解決しようとする課題】しかしながら、上記従来の構成では、文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時も、通常と同じ印字動作を行いトナーの消費量は常に一定で、このような印字の回数が増加すればトナーの消費量の増加という問題点を有していた。

【0020】本発明は上記従来の問題点を解決するもので、文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時と通常印字の時を区別し、文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時はトナーの消費量を低減させる画像形成装置を提供することを目的とする。

【0021】

【課題を解決するための手段】この目的を達成するために本発明の画像形成装置は、感光体表面の移動方向に対し垂直に並べられた複数の発光素子と、この発光素子を画像情報に応じて発光させる発光駆動手段と、この発光駆動手段による発光素子の発光を同一の画像情報で複数回繰り返すことにより1ラインを形成する第1の制御と、この1ラインを形成するために必要な繰り返し回数より少ない回数発光素子を発光させ1ラインを形成する第2の制御とを行う制御手段と、前記制御手段の制御の切り換えを行う印字選択手段とを備えた。

【0022】

【作用】本発明は上記した構成により、通常印字させる時は発光素子を同一の画像情報で複数回発光させ1ラインを形成し、文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時は発光素子を同一の画像情報で、通常印字させる時に比べ少ない回数で発光させ1ラインを形成させ、1ラインの光エネルギーを低減することで感光体に付着するトナー量を低減し、トナーの消費量を低減する事ができる。

【0023】

【実施例】以下、本発明の一実施例について説明する。ここで画像形成装置の機構部、及び画像形成装置のコントローラ部については上記従来の構成と同様であるので説明を省略する。

【0024】図1は本発明の一実施例におけるコントローラ部を構成するLED制御部のブロック図である。ここで、メモリコントロール回路131、メモリ回路132、シリアル-パラレル変換部133、一時記憶部134、発光部135は上記従来の、メモリコントロール回路44、メモリ回路45、シリアル-パラレル変換部46、一時記憶部47、発光部49と同様の構成なので説明を省略する。136はメモリコントロール回路131、シリアル-パラレル変換部133、一時記憶部134、発光部135のタイミングを制御するタイミング制御回路、137は文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時と通常印字の時を区別する印字選択手段である。

【0025】図2に本発明の一実施例における画像形成装置のタイミング制御回路136と印字選択手段137の回路図を示す。図2において138はクロック発生器から送られてくる基準クロック（CKIN）を分周して所望の周波数（ここではCKINの1/4の周波数）のクロック（VCLK）を発生する2bitカウンタ、139、140はラスタ基準信号を起点として1ライン分の時間（ドラム表面3が300分の1移動する時間）VCLKのカウントを行う8bitカウンタ及び4bitカウンタ、141~154は4入力AND、155はインバータ、156~172及び211~214は3入力AND、173~190はフリップフロップ、191~206はイネーブル付きフリップフロップ、207~210は2入力AND、215~221は2入力OR、222は抵抗、223は切り替えスイッチである。以上のように構成されたタイミング制御回路136と印字選択手段について以下その動作を通常印字の時と文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時に分けて説明する。

【0026】4入力AND141はVCLKをカウントする8bitカウンタ139と4bitカウンタ140で構成された12bitカウンタの出力のうち下位4bitが“0001”を示した時に信号線A1を介して3入力AND156に1を出力する。また4入力AND142は8bitカウンタ139と4bitカウンタ140で構成された12bitカウンタの出力のうち第5bit目から第8bit目までの4bitが“0000”を示した時に信号線B0を介して3入力AND156に1を出力する。同様に4入力AND147は8bitカウンタ139と4bitカウンタ140で構成された12bitカウンタの出力のうち上位4bitが“0000”を示した時に信号線C0を介して3入力AND15

6に1を出力する。この3入力AND156は入力される信号A1、B0、C0が全て1のとき信号として1を出力する。

【0027】3入力AND156から出力される信号はノイズを防止するためフリップフロップ173に入力され、インバータ155を介して送られてくるVCLKの反転信号に同期して信号線HEX1に信号を出力する。以下、同様に4入力AND142～154、3入力AND157～172及びフリップフロップ174～189によって信号線HEX1、HEX320、HEX321、HEX640、HEX641、HEX960、HEX961、HEX1280、HEX1281、HEX1600、HEX1601、HEX1920、HEX1921、HEX2240、HEX2241、HEX2560に所望のカウント数が出力される。ここで信号線HEX1、HEX320、HEX321、HEX640、HEX641、HEX960、HEX961、HEX1280、HEX1281、HEX1600、HEX1601、HEX1920、HEX1921、HEX2240、HEX2241、HEX2560へ出力される信号は幅がVCLK1クロック分であるパルス信号なのでこれらの信号をイネーブル付きフリップフロップ191～206にクロックとしてそれぞれ入力することにより、例えば信号線HEX1を介して信号が送られてくると同時に0から1に変化する信号がイネーブル付きフリップフロップ191から出力される。以下、同様にイネーブル付きフリップフロップ192～206からもそれぞれのタイミングで0から1に変化する信号が出力される。これらのイネーブル付きフリップフロップ191とイネーブル付きフリップフロップ192の出力をそれぞれ2入力AND207に入力し、イネーブル付きフリップフロップ199とイネーブル付きフリップフロップ200の出力と切り替えスイッチ223及び抵抗222を介してそれぞれ3入力AND211に入力される。

【0028】ここで、通常印字の時は切り替えスイッチ223をOFFにして電源(+5V)に接続された抵抗222を介して常に1が3入力AND211に入力される。この2入力AND207と3入力AND211の出力を2入力OR215に入力することで、この2入力OR215から信号線STR1へラスタ基準信号を起点として1クロック目から320クロック目までと1281クロック目から1600クロック目までの期間信号が出力される。以下、同様に2入力OR216から信号線STR2へ321クロック目から640クロック目までと1601クロック目から1920クロック目までの期間、2入力OR217から信号線STR3へ641クロック目から960クロック目までと1921クロック目から2240クロック目までの期間、2入力OR218から信号線STR4へ961クロック目から1280クロック目までと2241クロック目から2560クロック

ク目までの期間信号が出力され、信号線STR1がアクティブの期間は2560個あるLED素子のうち1番目から640番目までのLED素子を、信号線STR2がアクティブの期間は641番目から1280番目までのLED素子を、信号線STR3がアクティブの期間は1281番目から1920番目までのLED素子を、信号線STR4がアクティブの期間は1921番目から2560番目までのLED素子をそれぞれ発光させる。2入力OR219～221はパワーオン時と信号線STRに信号がでた時に1つ前に出力された信号線STRに信号を出力しているイネーブル付きフリップフロップをリセットする信号を出力する。また、フリップフロップ190はシリアル-パラレル変換部133及び一時記憶部134の内部をリセットする期間後、信号線STR1～4をイネーブルとする信号を発生している。3入力AND172、フリップフロップ189は1ライン分のデータがシリアル-パラレル変換部133に入力され終えたタイミングでNLA信号を出力しデータを一時記憶部134にラッチさせる。

【0029】以上の動作を示したタイムチャートおよび1ライン分の画像を図3(a)に示す。図3(a)においてTの示す時間が1ライン分の画像を形成する時間(ドラム表面3が300分の1インチ移動する時間)であり、1の示す時間がLEDアレイヘッドを構成する2560個あるLED素子を4分割したうちの1ブロック分の640個のLED素子が発光する時間で $1 = T/8$ ($= L/2$)である。この図ではLED素子が2回発光し1ラインを形成しているため、2本の斜線で1ラインが形成されているが、実際にはこの2本の斜線どうしが図3(b)に示すようにトナーの融着等で1本の線となる。

【0030】次に、文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時は切り替えスイッチ223をONにしてGNDに接続して常に0が3入力AND211～214に入力され、3入力AND211～214の出力は常に0となる。同様に2入力AND207と3入力AND211の出力を2入力OR215に入力することで、この2入力OR215から信号線STR1へラスタ基準信号を起点として1クロック目から320クロック目までの期間信号が出力される。以下、同様に2入力OR216から信号線STR2へ321クロック目から640クロック目までの期間、2入力OR217から信号線STR3へ641クロック目から960目までの期間、2入力OR218から信号線STR4へ961クロック目から1280クロック目までの期間信号が出力される。

【0031】以上の動作を示したタイムチャートおよび1ライン分の画像を図4に示す。図4において、通常印字に比べて1ライン分の画像を形成する時間が $1/2$ となり印字品質は劣化するが文章のレイアウトや文字のサ

11

イズ、書体を確認するためや高印字品質を必要としない時にはさしつかえなく、感光体に付着するトナー量も1/2となる。

【0032】

【発明の効果】以上のように本発明の画像形成装置は、感光体の移動方向に対し垂直に並べられた複数の発光素子と、この発光素子を画像情報に応じて発光させる発光駆動手段と、この発光駆動手段による発光素子の発光を同一の画像情報で複数回繰り返すことで1ラインを形成する第1の制御と、この1ラインを形成するために必要な繰り返し回数より少ない回数発光素子を発光させ1ラインを形成する第2の制御とを行う制御手段と、前記制御手段の制御の切り換えを行う印字選択手段とを備えたことにより、通常印字させる時は複数のブロックに分割した発光素子を同一の画像情報で複数回順々に発光させ1ラインを形成し、文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時は複数のブロックに分割した発光素子を同一の画像情報で、通常印字させる時に比べ少ない回数で順々に発光させ1ラインを形成させ、1ラインの光エネルギーを低減することで感光体に付着するトナー量を低減し、トナーの消費量を低減する事ができる。

【図面の簡単な説明】

【図1】本発明の一実施例における画像形成装置のLED制御部のブロック図

【図2】本発明の一実施例における画像形成装置のLED制御部を構成するタイミング制御回路の回路図

【図3】本発明の一実施例における通常印字の時の画像形成装置のタイミング制御回路のタイムチャートおよび

12

1ライン分の画像を示す図

【図4】本発明の一実施例における文章のレイアウトや文字のサイズ、書体を確認するためや高印字品質を必要としない印字の時の画像形成装置のタイミング制御回路のタイムチャートおよび1ライン分の画像を示す図

【図5】従来の画像形成装置の機構部の概略構成図

【図6】従来の画像形成装置の機構部の要部斜視図

【図7】従来の画像形成装置のLEDアレイの動作説明図

10 【図8】従来の画像形成装置のコントローラ部のブロック図

【図9】従来の画像形成装置のLED制御部のブロック図

【図10】従来の画像形成装置のLED制御部を構成するシリアル-パラレル変換部、一時記憶部、発光部の回路図

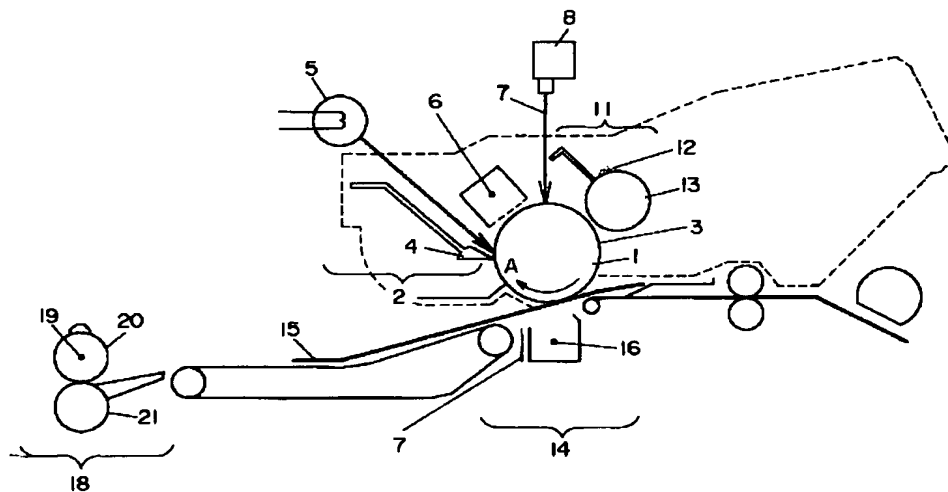
【図11】従来の画像形成装置のLED制御部を構成するタイミング制御回路の回路図

20 【図12】従来の画像形成装置のタイミング制御回路のタイムチャートおよび1ライン分の画像を示す図

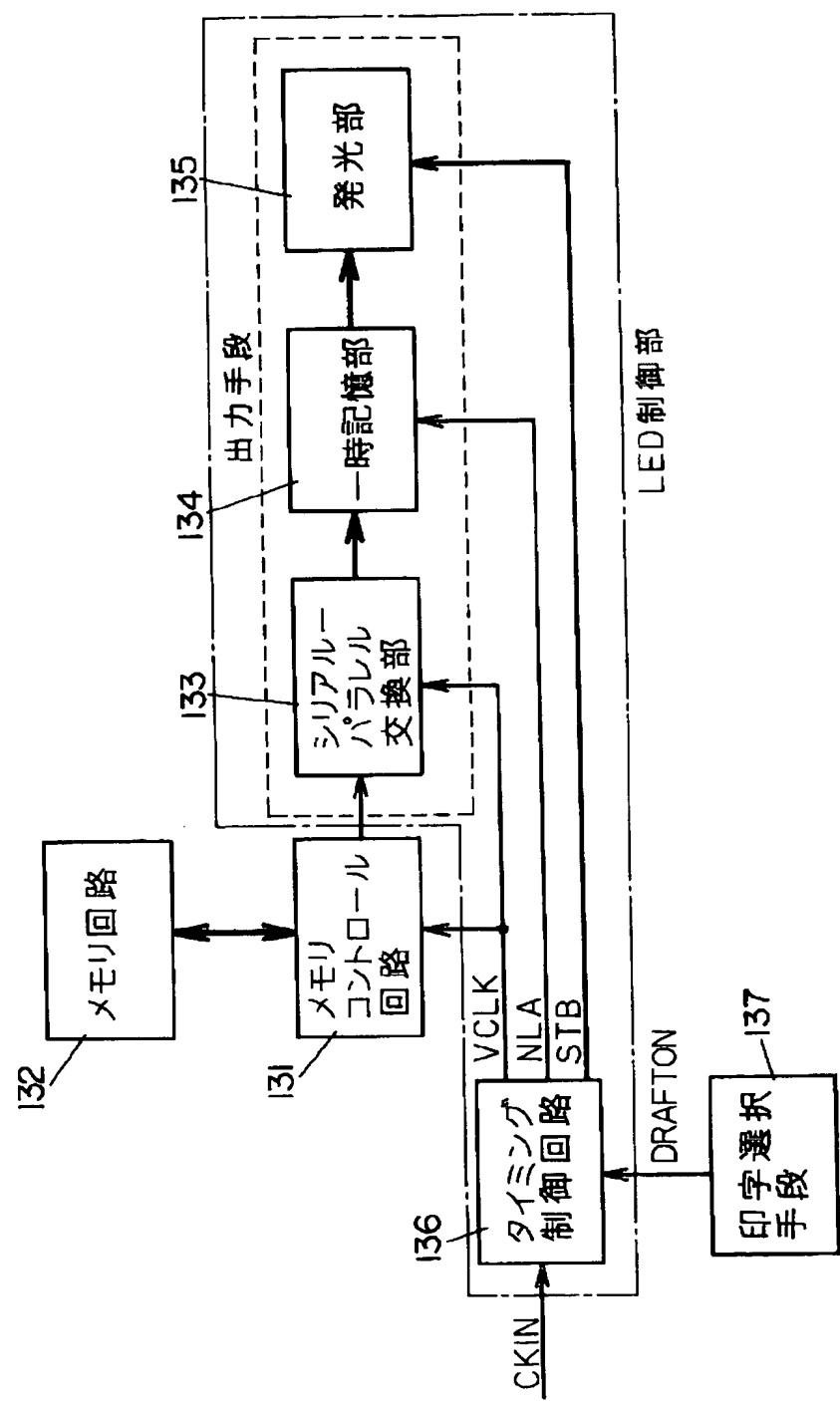
【符号の説明】

- 131 メモリコントロール回路
- 132 メモリ回路
- 133 シリアル-パラレル変換部
- 134 一時記憶部
- 135 発光部
- 136 タイミング制御回路
- 137 印字選択手段

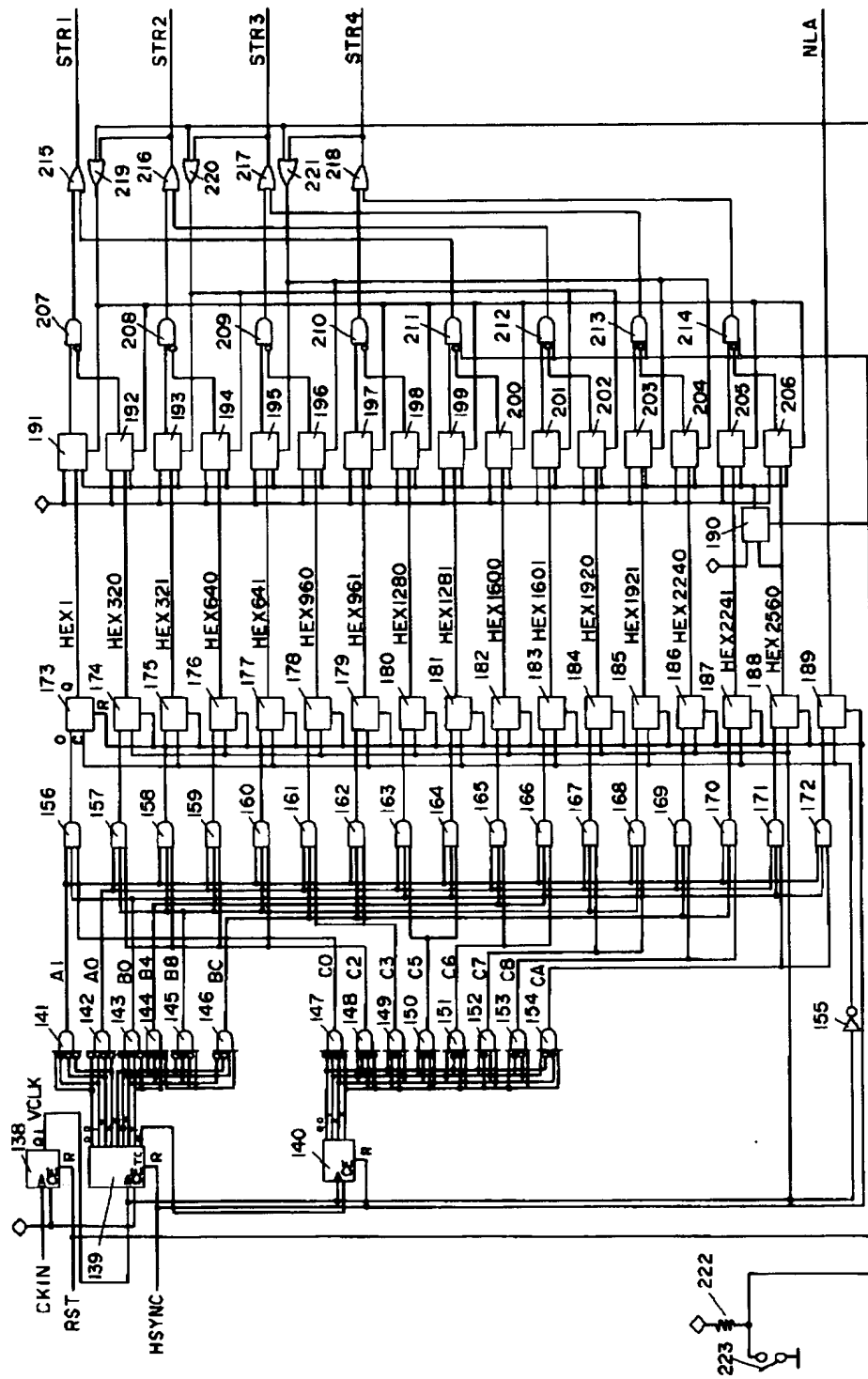
【図5】



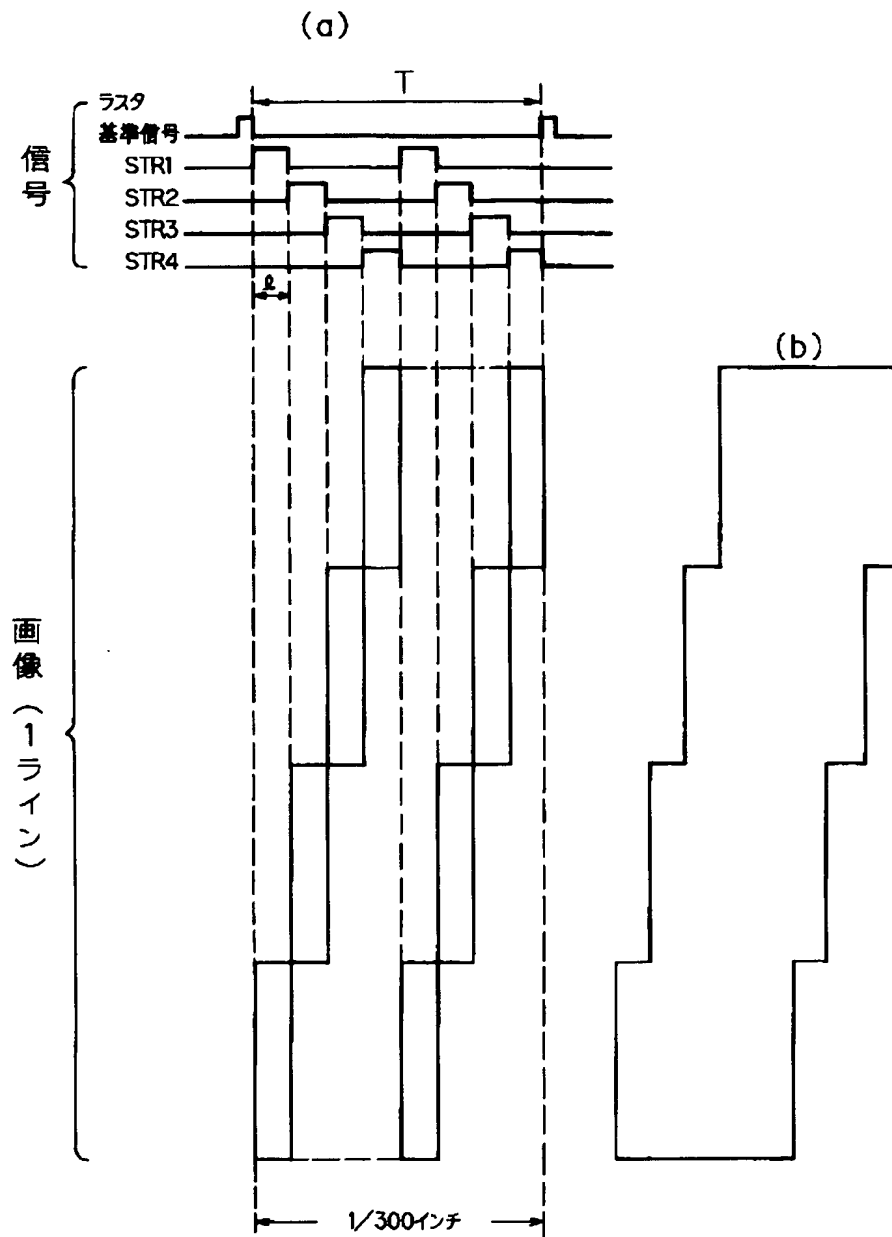
【図1】



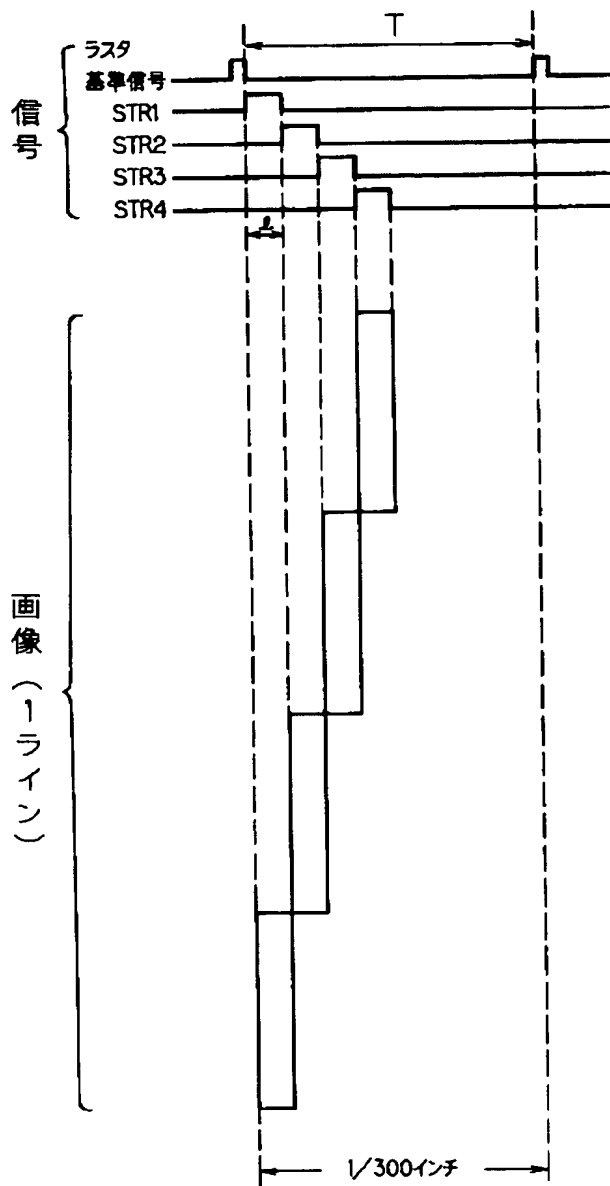
【図2】



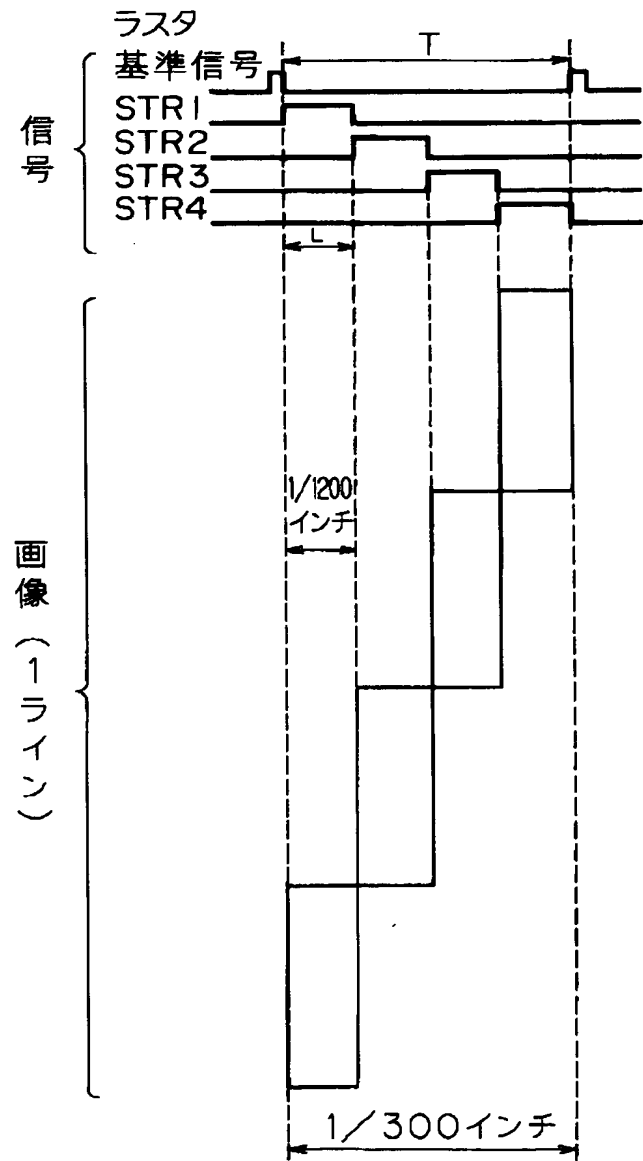
【図3】



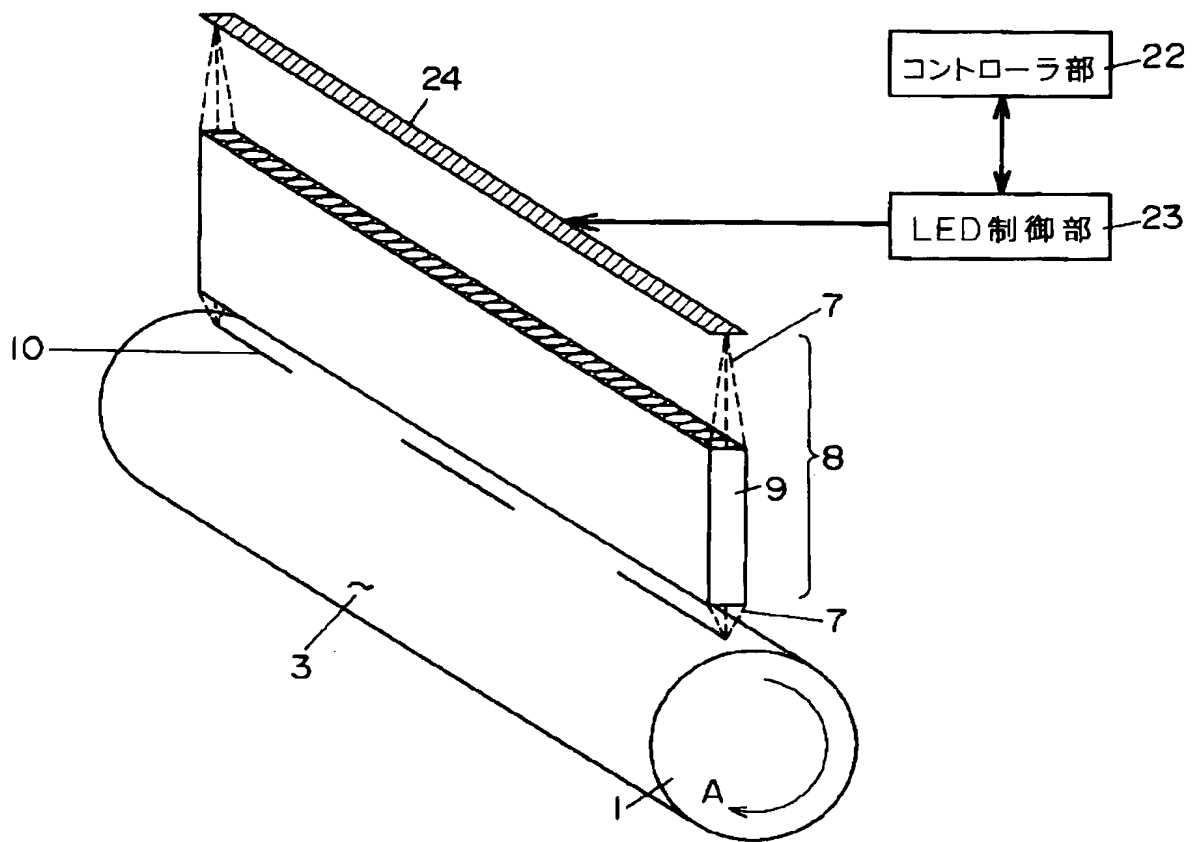
【図4】



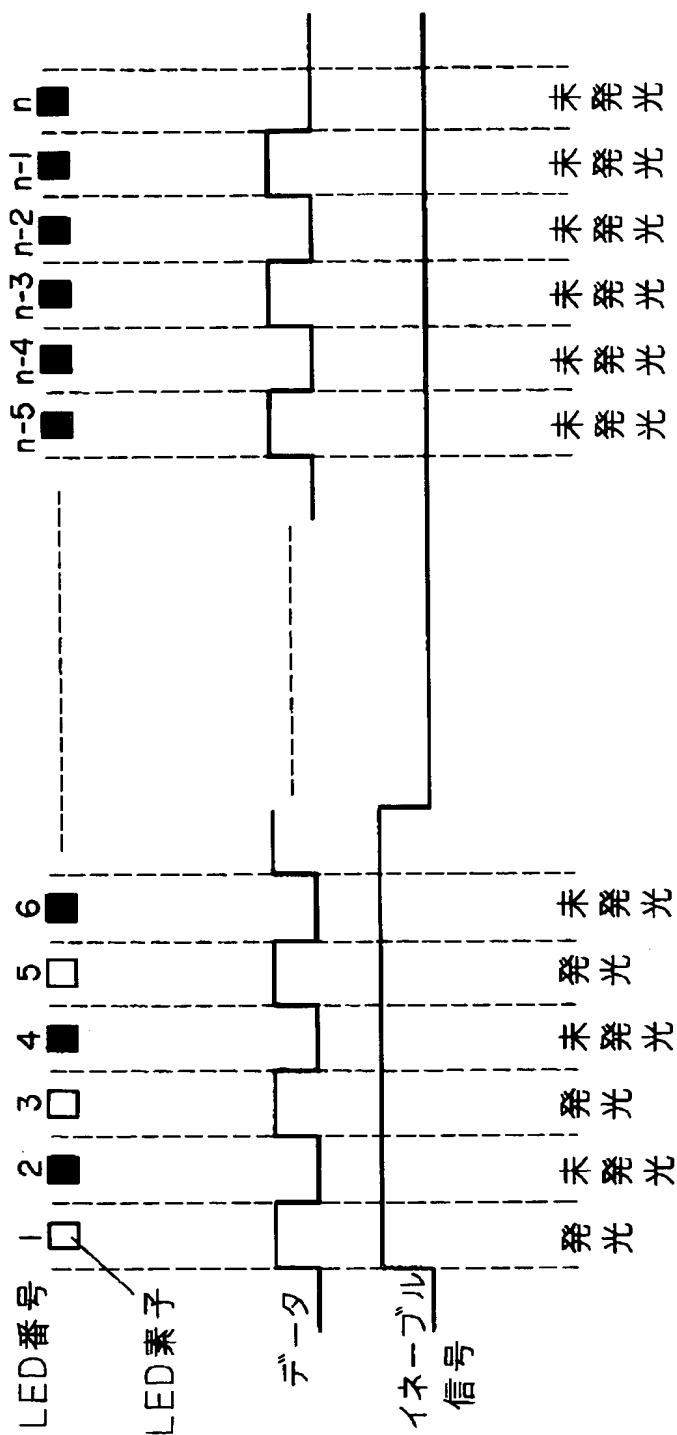
【図12】



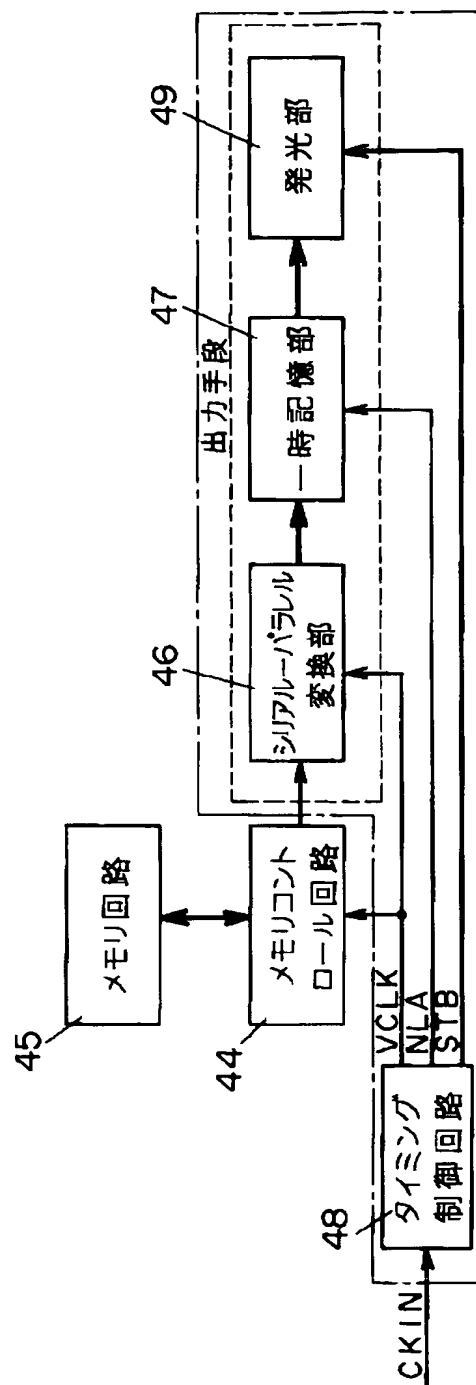
【図6】



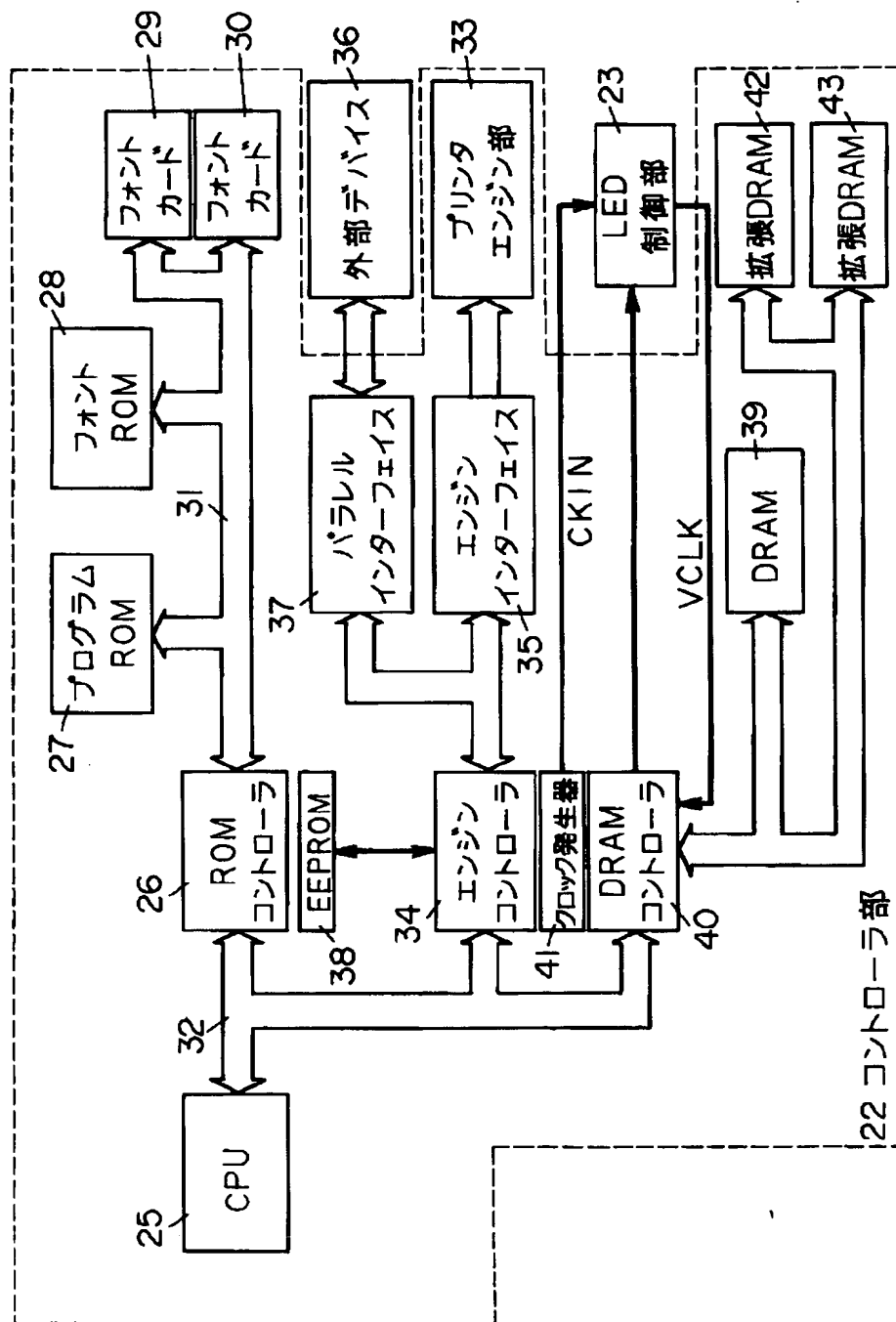
【図7】



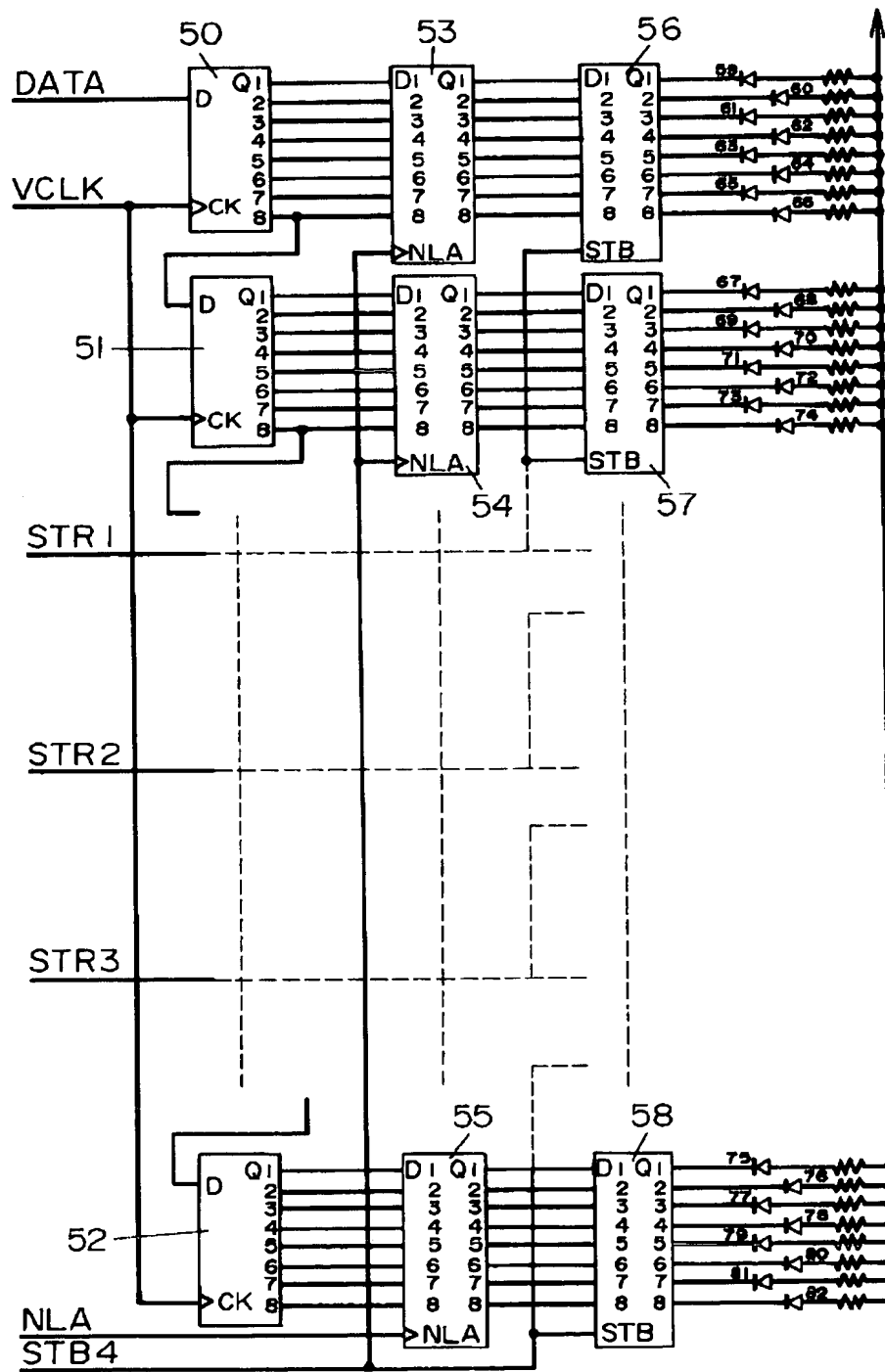
【図9】



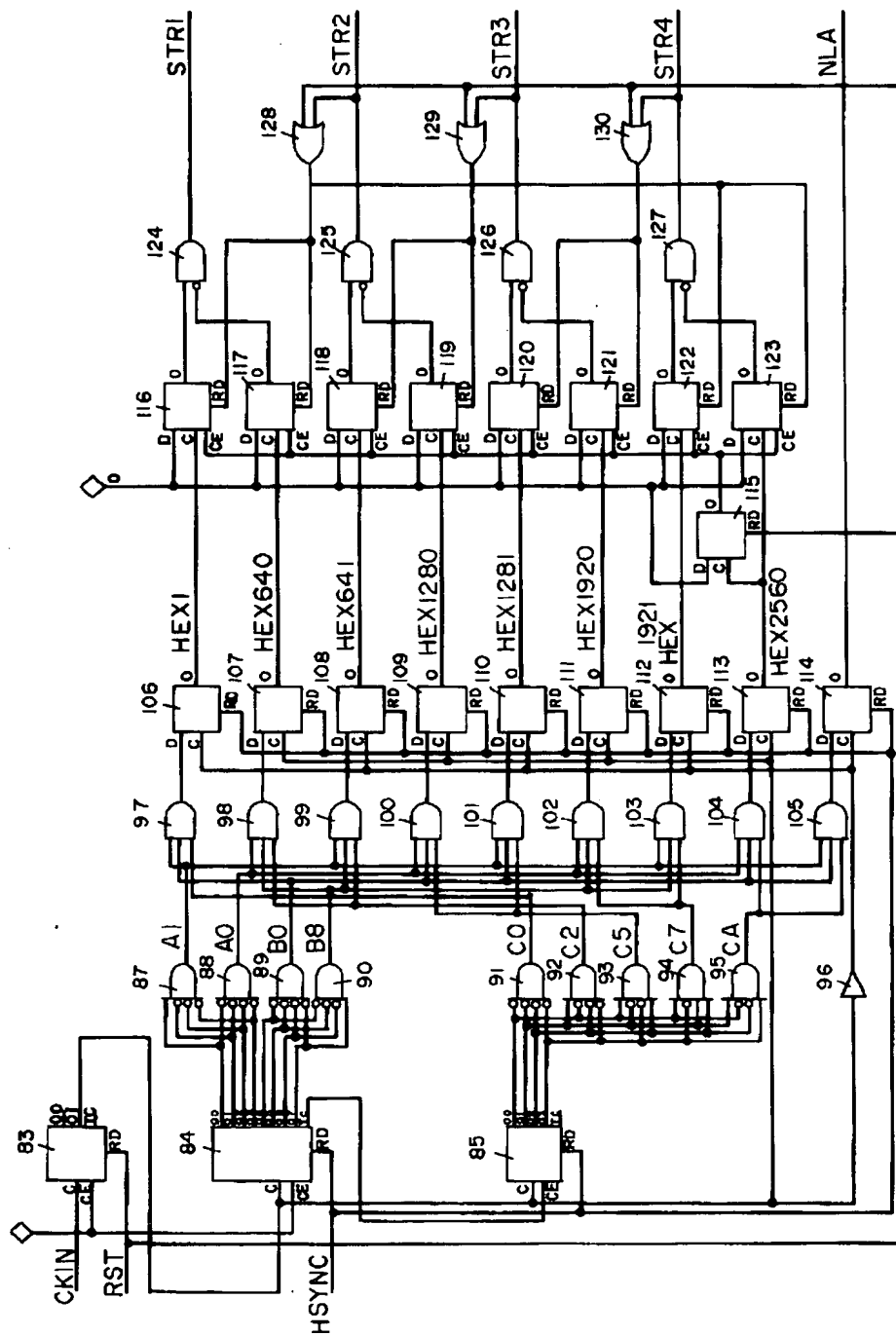
【図8】



【図10】



【図11】



フロントページの続き

(72) 発明者 真島 裕治
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内